極微小デバイスへの放射線照射損傷機構の解明

Elucidation of radiation degradation mechanism to ultra-small semiconductor devices

高倉健一郎, 角田功, 米岡将士 Kenichiro Takakura, Isao Tsunoda, Masashi Yoneoka National Institute of Technology, Kumamoto-College

Abstract

For space equipment, the device trend is delayed because the equipment with satellite experience has been preferentially adopted. On the other hand, high-performance general-purpose consumer devices are not widely used because their radiation effects are not clear. For example, although the MOSFET achieves high performance by making the gate three-dimensional, the effect of bulk damage must also be considered because the channel region is expanded. The purpose of this study is to clarify the degradation mechanism for a three-dimensional gate to realize high performance by taking MOSFET as the target. We analyze the radiation damage of the device from both the electrical characteristic degradation and the radiation induced bulk damage, and clarify their relationship. As a result of verification, it has been suggested that FinFET and GAAFET fabricated by the three-dimensional structure are devices exhibiting high-radiation tolerance.

Keyword: field effect transistor, radiation tolerance, 3D gate structure

1. はじめに

現在までの集積回路の進歩は半導体デバイスの性能向上によってなされてきた。集積回路を構成する 半導体デバイスの一例として MOSFET (Metal-Oxide-Semiconductor Field-Effect-Transistor) が挙げられる。 MOSFET の微細化による性能向上は、ゲート長(L)の 縮小化に起因するしきい値電圧(V_T)の低下やリーク 電流の増大などの短チャネル効果が問題とされ、素 子構造やチャネル材料の改革が求められている。

このような背景のもと開発されたデバイスの1つ に SOI FinFET や Gate-All-Around (GAA) FET がある ^[1]。FinFET は Si 基板と表面 Si との間に埋め込み酸 化膜(BOX: Buried Oxide)層を挿入した SOI (Silicon On Insulator)基板を使用し、"fin"と呼ばれる短冊状に切 り出した表面 Siの上部および両側面部をチャネルと して用いる。また、ゲート電極は fin を覆うような形 で上部及び両側面部に形成されており、いわゆるト ライゲート(Tri-gate)構造をなしている。これらの特 徴により SOI FinFET は従来のシングルゲート (Single-gate)構造の MOSFET と比較して、ゲート電極 によるチャネル領域に対するポテンシャル制御性に 優れている。したがって、ソース・ドレイン(S/D)間 のパンチスルー耐性が大きく、より小さなLまでオ フリーク電流を抑制できるため、微細化の限界を打 破するデバイスとして期待されている。

さらに、近年、半導体デバイスの利用範囲は原子 力発電所や宇宙空間などの厳しい放射線環境下にま で及んでいる。しかし、半導体デバイスは放射線照 射により電気特性が劣化してしまうことが報告され ている[2]。そのため、半導体デバイスの性能を評価 するためには耐放射線性が明らかになっている必要 がある。しかし、放射線耐性が明らかになっている デバイスの多くは大型で低性能なものであり、電子 機器の高性能化を妨げる原因となっている。このよ うな背景から、現存する高性能半導体デバイスの耐 放射線性を評価し、放射線環境下に登用しようとい う動きが高まっている。また、これに止まらず、さ らに高い耐放射線性を備えたデバイス開発へつなげ るためには、放射線照射による半導体デバイスの劣 化機構を明らかにする必要がある。

将来、高性能半導体デバイスである SOI FinFET は 放射線環境下での利用が期待されているが、SOI FinFET への放射線照射が及ぼす影響に関する報告 は未だ少ない。半導体デバイスは、原子力発電や宇 宙産業などの放射環境下まで利用される。デバイス の電気的特性は放射線により劣化するが^[2]、使用さ れるデバイスによって劣化特性が異なる。放射線環 境下においても動作するデバイスを開発するには、 異なるデバイスの劣化機構を解明する必要がある。

本研究では、n チャネル SOI FinFET およびn チャネル GAAFET の 2 MeV 電子線照射による影響を電気的特性の観点から調査した。



Figure 1. Gate structures for FinFET and GAAFET

2. 評価方法

評価試料として、Figure 1 に示すゲート構造の異な

[18014]

る n チャネル SOI FinFET および n チャネル GAAFET を用いた。ゲートの寸法を Table 1 に示す。本研究で は照射線源として電子線を用いた。高崎量子応用研 究所の電子加速器にて 2 MeV の電子線を室温、無バ イアス状態で照射し、照射量は 1×10¹⁴ から 1×10¹⁶ e/cm²まで変化した。照射前後の素子は、半導体デバ イスアナライザ Keysight B1500A を用い、直流入出 力特性を評価した。

Table 1 The sizes of gate length, width and height for

Fin and GAAFET.

L [µm]	W [µm]	Η [μm]
0.45	1.0	0.02
0.25	1.0	
1.0	0.13	
1.0	0.04	

3. 結果

電子線照射(1×10¹⁶ e/cm²)前後の FinFET および GAAFET (L/W=1.0/0.04 μ m)の伝達コンダクタンス gmを Figure 2 に示す。L/W=1.0/0.04 μ m は、チャネル のサイズが本研究において最も小さいデバイスであ る。非常に高い照射量の電子線を照射したにもかか わらず、両デバイス共に電子線照射によって gm は減 衰せず、劣化は確認されなかった。

Figure 3 に電子線照射前後の FinFET および GAAFET の最大伝達コンダクタンス $g_{m max}$ の変動を 示す。 $g_{m max}$ は照射前の値で規格化した。電子線照射 による g_m の減衰は、Si チャネル部に生じる格子欠 陥によってチャネルの抵抗が増大することに起因す る。両デバイス共に、電子線照射による $g_{m max}$ の変動 率は 10%以内であり、著しい減衰は確認されなかっ



Figure 2. Transconductance of FinFET and GAAFET (L/W = $1.9/0.04 \mu m$) before and after the electron irradiation.

た。また、後述するが、一般的なプレーナー型 MOSFET^[3,4]と比較してもgmmaxの減衰量は小さい。 FinFETにおけるgmmaxの僅かな増加は、BOX層に捕 獲された正電荷による BOX/Si 界面の実効チャネル 拡大の影響が考えられるが、GAAFETにおけるgmmax 増加の原因は現段階でわかっておらず、再現性など の詳細な評価を継続し、データを蓄積して素子動作 の劣化過程を吟味する必要がある。

放射線照射による素子パラメータの劣化量を評価 する指標として(1)式で定義する損傷係数(DK, Damage factor)を利用する。

$$g_{m after} = g_{m before} + DK \cdot \Phi$$
 (1)

ここで、gm after および gm before は照射前および照射後 の gm max、 Φ は電子線照射量である。Figure 4 に各 素子の DK を整理した。GAAFET は素子寸法が小さ いほど損傷係数は小さい。一方、SOI 基板を用いな い場合(Planar)^[3]や部分空乏型(PD) FET^[4]では、他の素 子に比べて、損傷の度合いが非常に大きい。対して 完全空乏型(FD) FET^[5]はほとんど劣化していなかっ た。また、今回使用した GAAFET も完全空乏型の素 子である。完全空乏化する素子はその構造によって



Figure 3. Normalized maximum transconductance of FinFET and GAAFET before and after the electron irradiation.

[18014]



Figure 4. Comparison of damage factor of each device. #1: GAAFET, W/L=1.0/1.0 μm, #2: GAAFET, W/L=1.0/0.45 μm, #3: GAAFET, W/L=1.0/0.25 μm, #4: GAAFET, W/L=0.13/1.0 μm, #5: Fully depleted FET, W/L=1.0/0.1 μm, #6: Partially depleted FET, W/L=10/10 μm, #7: Planer FET, W/L=1.0/0.2 μm.

他の素子と比較してリーク電流が低減されている。 よってドレイン電流が確保され、照射後の劣化によ る gm 低下も他の素子と比較すると少ないと考えら れる。

4. 結論

先端デバイスである n チャネル SOI FinFET および

n チャネル GAAFET の電子線照射による劣化を電気 的特性の観点から調査した。両デバイス共に電子線 照射による gm max の著しい減衰は確認されず、デバ イスに劣化を及ぼすチャネル部への欠陥導入はなか ったと結論付ける。本研究より、3 次元構造によって 微細化した FinFET 及び GAAFET は、高い放射線耐 性を示すデバイスであることが示唆された。

参考文献

- A. Veloso, G. Hellings, M. J. Cho, E. Simoen, K. Devriendt, V. Paraschiv, E. Vecchio, Z. Tao, J. J. Versluijs, L. Souriau, H. Dekkers, S. Brus, J. Geypen, P. Lagrain, H. Bender, G. Eneman, P. Matagne, A. De. Keersgieter, W. Fang, N. Collaert and A. Thean, "Gate-All-Around NWFETs vs. Triple-Gate FinFETs: Junctionless vs. Extensionless and Conventional Junction Devices with Controlled EWF Modulation for Multi-VT CMOS," VLSI Technology, 138-139 (2015).
- [2] C. Claeys and E. Simoen, "Radiation Effects in Advanced Semiconductor Materials and Devices," Springer-Verlag, Berlin Heidelberg (2002).
- [3] H. Ohyama, K. Hayama, K. Takakura, T. Jono, E. Simoen, C. Claeys, "Effect of irradiation temperature on radiation damage in electron-irradiated MOS FETs," Microelectronic Engineering, 66(1-4) 530-535 (2003).
- [4] K. Hayama, K. Takakura, M. Yoneoka, H. Ohyama, J.M. Rafí, A. Mercha, E. Simoen, C. Claeys, "Dose rate dependence of the back gate degradation in thin gate oxide PD-SOI MOSFETs by 2-MeV electron irradiation," Microelectronics Engineering, 84(9-10) 2125-2128 (2007).
- [5] K. Hayama, K. Takakura, H. Ohyama, S. Kuboyama, S. Matsuda, J.M. Rafí, A. Mercha, E. Simoen, C. Claeys, "Radiation source dependence of performance degradation in thin gate oxide fully-depleted SOI n-MOSFETs," Microelectronics Reliability, 45(9-11) 1376-1381 (2005).